

WHAT IS CLAIMED IS:

1. 内部に形成された半導体回路と；
第1の表面に形成された電極構造と；
を備える半導体装置であって、
前記電極構造は、
第1の金属で形成され、前記半導体回路に接続された第1の電極層と、
前記第1の電極層の上に第2の金属で形成された金属メッキ層と、
を含み、
前記第2の金属は、半導体装置の外部における取り出し電極とはんだ付け可能である。
2. 請求項1に記載の半導体装置であって、
前記第1の表面に形成された保護膜をさらに備え、
前記金属メッキ層は、前記保護膜をマスクとして前記第1の電極層の一部の領域に選択的に形成される。
3. 請求項1に記載の半導体装置であって、
前記第1の金属は、AL（アルミニウム）であり、前記第1の電極層は、0.5 μm 以上の層厚を有する。
4. 請求項2に記載の半導体装置であって、
前記第1の金属は、AL（アルミニウム）であり、前記第1の電極層は、0.5 μm 以上の層厚を有する。
5. 請求項1に記載の半導体装置であって、
前記金属メッキ層は、湿式無電解メッキにより形成される。
6. 請求項1に記載の半導体装置であって、
前記第2の金属は、少なくともNi（ニッケル）とCu（銅）のいずれかを含

7. 請求項2に記載の半導体装置であって、

8. 請求項 1 に記載の半導体装置であって、

前記第 1 の電極層は、ゲート電極またはソース電極のうち少なくとも 1 つの電極をなし、

9. 内部に形成された半導体回路と第1の表面に形成された電極構造とを含む半導体装置と；

前記半導体装置を支持する支持基板と；

リード端子と；

金属板と；

を備える半導体装置のパッケージであって、

前記電極構造は、第1の電極層と金属メッキ層とを有し、

前記第1の電極層は、第1の金属で形成され前記半導体回路に接続され、

前記金属メッキ層は、前記第1の電極層の上に第2の金属で形成され、

前記第2の金属は、半導体装置の外部における取り出し電極とはんだ付け可能であり、

前記リード端子は、第3の金属で形成され、前記第1の電極層に接続され、

前記金属板は、第4の金属で形成され、前記取り出し電極をなす金属板であって、前記リード端子を前記第1の電極層に前記金属メッキ層を介して接続する。

10. 請求項 9 に記載の半導体装置のパッケージであって、

前記半導体装置は、前記第 1 の表面に形成された保護膜をさらに備え、

前記金属メッキ層は、前記保護膜をマスクとして前記第1の電極層の一部の領域に選択的に形成される。

11. 請求項9に記載の半導体装置のパッケージであって、

前記第1の金属は、Al（アルミニウム）であり、前記第1の電極層は、0.5 μm 以上の層厚を有する。

12. 請求項9に記載の半導体装置のパッケージであって、

前記金属メッキ層は、湿式無電解メッキにより形成される。

13. 請求項9に記載の半導体装置のパッケージであって、

前記第2の金属は、少なくともNi（ニッケル）とCu（銅）のいずれかを含む。

14. 請求項10に記載の半導体装置のパッケージであって、

前記保護膜は、PI（ポリイミド樹脂）で形成される。

15. 内部に形成された半導体回路と第1の表面に形成された電極構造とを含むMOS型大電力用半導体装置と；

フレーム板と；

リード端子と；

金属板と；

を備える半導体装置のパッケージであって、

前記電極構造は、第1の金属で形成され前記半導体回路に接続された第1の電極層と、前記第1の電極層の上に第2の金属で形成された金属メッキ層と、前記第1の表面とは反対の面である第2の表面に第3の金属で形成された第2の電極層と、を有し、前記第2の金属は、半導体装置の外部における取り出し電極とはんだ付け可能であり、前記第1の電極層と前記金属メッキ層は、ゲート電極またはソース電極のうち少なくとも1つの電極をなし、前記第2の電極層は、ドレイ

前記金属板は、第6の金属で形成され、前記取り出し電極をなす金属板であって、前記リード端子を前記第1の電極層に前記金属メッキ層を介して接続する。

前記金属メッキ層は、前記保護膜をマスクとして前記第1の電極層の一部の領域に選択的に形成される。

前記第1の金属は、AL（アルミニウム）であり、前記第1の電極層は、0.5 μm 以上の層厚を有する。

前記金属メッキ層は、湿式無電解メッキにより形成される。

前記第2の金属は、少なくともNi（ニッケル）とCu（銅）のいずれかを含む。

前記保護膜は、PI（ポリイミド樹脂）で形成される。